

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09233810 A**

(43) Date of publication of application: 05 . 09 . 97

(51) Int. Cl.

H02M 3/28  
G05F 1/56

(21) Application number: **08035049**

(22) Date of filing: 22 . 02 . 96

(71) Applicant: SONY CORP

KANEKO SHINJI  
MIHARA YOSHIZO

## (54) SWITCHING POWER SUPPLY CIRCUIT

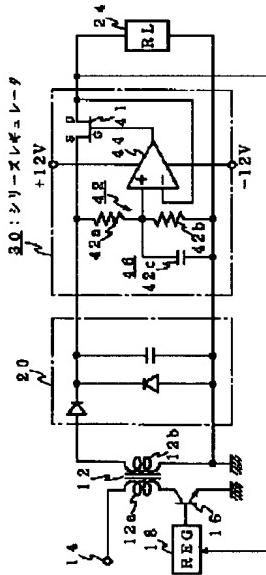
スイッチング電源回路 10

(57) Abstract:

**PROBLEM TO BE SOLVED:** To obtain a large current switching power supply circuit whose power loss is small.

**SOLUTION:** A switching regulator 18 is provided on the primary side of a power supply transformer 12 and a rectifying/smoothing circuit 20 is provided on the secondary side of the power supply transformer 18. The rectified and smoothed output current is supplied to a load 24 which needs a large load current through a series regulator 30. A power FET which has a low resistance and can operate with a low voltage and a large current is used as a switching device 41 which is the variable impedance device of the series regulator 30. As the switching device 41 is a low resistance device even if a large current is applied, a voltage drop is small and a power loss can be substantially reduced, so that a low loss power supply circuit can be realized.

COPYRIGHT: (C)1997,JPO



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-233810

(43)公開日 平成9年(1997)9月5日

(51) Int.Cl.<sup>6</sup>  
H 02 M 3/28  
G 05 F 1/56

識別記号 庁内整理番号  
310

F I  
H 02 M 3/28  
G 05 F 1/56

技術表示箇所  
F  
310 P

審査請求 未請求 請求項の数2 OL (全5頁)

(21)出願番号 特願平8-35049

(22)出願日 平成8年(1996)2月22日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 金子 真二

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 三原 義蔵

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74)代理人 弁理士 山口 邦夫 (外1名)

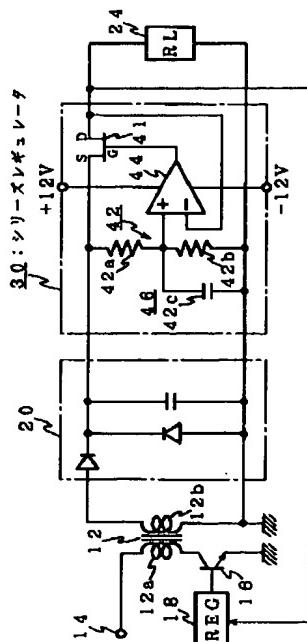
(54)【発明の名称】スイッチング電源回路

(57)【要約】

【課題】大電流を取り扱える低電力損失のスイッチング電源回路を提案する。

【解決手段】電源トランジスタ12の一次側にスイッチングレギュレータ18が設けられ、その二次側には整流・平滑回路20が設けられ、整流および平滑された出力電流がシリーズレギュレータ30を介して大きな負荷電流を要する負荷24に供給される。シリーズレギュレータ30の可変インピーダンス素子として使用されるスイッチング素子41として、低電圧、低抵抗で大電流を扱えるパワーFETが使用される。スイッチング素子41低抵抗素子であるため、大きな電流を流してもそのときの電圧ドロップ分が少なく、これによって電力損失が大幅に軽減され、低損失の電源回路を実現できる。

スイッチング電源回路 10



**【特許請求の範囲】**

**【請求項1】** 電源トランスの一次側にスイッチングレギュレータが設けられ、その二次側には整流・平滑回路が設けられ、整流および平滑された出力電流がシリーズレギュレータを介して大きな負荷電流を要する負荷に供給されると共に、

上記シリーズレギュレータの可変インピーダンス素子として、低電圧、低抵抗で大電流を扱えるスイッチング素子が使用されて、大電流負荷を低損失で安定化できるようにしたことを特徴とするスイッチング電源回路。

**【請求項2】** 上記スイッチング素子として、低電圧、低抵抗、大電流のFETが使用されたことを特徴とする請求項1記載のスイッチング電源回路。

**【発明の詳細な説明】****【0001】**

**【発明の属する技術分野】** この発明は、光磁気ディスク装置などのように大きな電流を取り扱うことが必要な電源回路などに適用して好適なスイッチング電源回路に関する。詳しくは、電源トランスの二次側に接続された負荷側にシリーズレギュレータを設け、その可変インピーダンス素子として低電圧、低抵抗、大電流を取り扱えるスイッチング素子を使用することによって、大電流を取り扱う負荷を低損失で安定化できるようにしたものである。

**【0002】**

**【従来の技術】** 光磁気ディスク装置などでは光磁気ディスクにデータを記録したり、消去したりするときに相当大きなパワーを必要とするから、データの記録再生系に使用される電源回路としても大電流を取り扱える電源回路が使用されている。その電源回路として最近では小型、軽量化を図る関係でスイッチング電源回路が使用されるようになってきている。

**【0003】** 図4はこのようなスイッチング電源回路10の従来例を示すもので、電源トランス12を有し、その一次コイル12aには端子14から直流電源（直流化された電圧）が供給され、この直流電圧が一次コイル12aに接続されたスイッチングトランジスタ16によつてスイッチングされて、その二次コイル12bに高圧のスイッチングパルスが生成される。

**【0004】** このスイッチングパルス（電圧）が整流平滑回路20によって全波整流されたのち平滑される。平滑され、直流化された出力電圧（駆動電圧）が負荷24に供給される。この駆動電圧はさらにスイッチングレギュレータ18に帰還されて、電源電圧が一定（安定化）するようにスイッチングトランジスタ16の導通角が制御される。

**【0005】** 整流平滑回路20と負荷24との間にはシリーズレギュレータ30が設けられる。このシリーズレギュレータ30は、端子14に供給される直流電圧であつて、この直流成分に残存する直流化したときのACリ

ップル分や、スイッチング動作によって発生するスイッチングリップル分を減衰させ、負荷24の端子電圧が変動しないようにするために設けられている。

**【0006】** シリーズレギュレータ30は周知のように負荷24に直列接続された可変インピーダンス素子としてのトランジスタ32を有し、そのエミッタ側（負荷側）の出力電圧が一对の抵抗器34a, 34bで構成された電圧検出手段34によって検出され、その検出電圧が基準電圧36と共に差動アンプ38に供給される。差動出力はトランジスタ32に対する制御電圧として帰還される。負荷24に印加される電圧の変動が最小となるようにトランジスタ32が制御される。

**【0007】**

**【発明が解決しようとする課題】** ところで、上述したシリーズレギュレータ30ではその入力段の出力電圧を負荷24と直列接続されたトランジスタ32で電圧ドロップさせることによって、負荷24の端子電圧を一定の駆動電圧となるように制御している。この電圧ドロップは図5に示すように通常3ボルト程度であるので、負荷24の端子電圧が5Vで、負荷電流として2A程度の電流を流すときには、このトランジスタ32での電力損失は6W程度になり、電力損失を無視する訳にはいかない。

**【0008】** シリーズレギュレータの中には、電圧ドロップが0.5V程度に抑えることができる低ドロップ型シリーズレギュレータも知られている。しかし、このような低損失のシリーズレギュレータは扱える出力電流が非常に小さいので、上述したような負荷電流とするためには、同様構成のスイッチング電源回路を複数用意して、負荷24を並列駆動しなければ、必要な負荷電流を賄うことができない。そのためこのような低損失のシリーズレギュレータを使用すると、回路規模が複雑化してしまう。

**【0009】** そこで、この発明はこのような従来の課題を解決したものであつて、回路規模の縮小化を図りながら、電力損失の少ないスイッチング電源回路を提案するものである。

**【0010】**

**【課題を解決するための手段】** 上述の課題を解決するため、この発明に係るスイッチング電源回路は、電源トランスの一次側にスイッチングレギュレータが設けられ、その二次側には整流・平滑回路が設けられ、整流および平滑された出力電流がシリーズレギュレータを介して大きな負荷電流を要する負荷に供給されると共に、上記シリーズレギュレータの可変インピーダンス素子として、低電圧、低抵抗で大電流を扱えるスイッチング素子が使用されて、大電流負荷を低損失で安定化できるようにしたことを特徴とする。

**【0011】** 負荷と直列にシリーズレギュレータが接続される。このレギュレータを構成する可変インピーダン

スイッチング素子が負荷と直列接続される。インピーダンス素子としては低電圧、低抵抗、大電流を取り扱うことのできる電力トランジスタであるFETが使用される。

【0012】このFETは大きな電流を取り扱うことができるから、負荷電流が数A程度の負荷でも問題なく使用できる。FETのオン抵抗は数10mΩであるため、ここに2A程度の負荷電流を流してもその電力損失は数10mWである。従来例から比べると無視できる程度の電力損失となる。FETが低抵抗素子であるため、ドレン・ソース間の電位差も極くわずかになって、端子14に与える直流化された電圧の値も負荷の端子電圧より僅かに大きいだけでよい。これによって電源トランスの規模も小さくなる。

#### 【0013】

【発明の実施の形態】続いて、この発明に係るスイッチング電源回路の一例を上述した光磁気ディスク装置用の電源回路などに適用した場合につき、図面を参照して詳細に説明する。

【0014】図1はこの発明に係るスイッチング電源回路10の一実施形態を示すもので、スイッチング電源処理系は図4に示した基本構成がそのまま踏襲されている。そのため、電源トランス12を有し、その一次側端子14には直流であってまだ安定化されていない電源電圧が印加され、一次コイル12aの他方の端子に接続されたスイッチングトランジスタ16が数10KHzから数100KHzのスイッチングパルスによってスイッチング制御される。

【0015】このスイッチング制御によって、二次コイル12b側にはパルス電圧が得られる。このパルス電圧は一对のダイオードと、コンデンサで構成された整流・平滑回路20によって全波整流され、全波整流された二次電圧がさらに平滑処理される。

【0016】整流・平滑回路20で得られた二次電圧は負荷24にその駆動電圧として印加され、さらにこの負荷24の両端電圧である駆動電圧がスイッチングレギュレータ18に負帰還され、二次電圧の安定化が図られる。

【0017】この発明では負荷24と直列にシリーズレギュレータ30が接続される。シリーズレギュレータ30は可変インピーダンス素子としてのスイッチング素子41が負荷24と直列接続され、その出力段（負荷24側）の電圧が負荷24に印加される。スイッチング素子41の入力段に印加される二次電圧は直列接続された一对の抵抗器42a, 42bで構成された基準電圧手段42で分圧され、その分圧電圧が基準電圧としてハイゲインのオペアンプ44の+端子（非反転端子）に加えられる。そしてその-端子（反転端子）にスイッチング素子41の出力電圧が供給される。つまり、この出力電圧はスイッチング素子41と負荷24の直列回路に印加される電圧を分圧した電圧となる。オペアンプ44の電源電

圧は二次電圧よりも高い電圧が使用される。

【0018】基準電圧発生用の抵抗器42aにはコンデンサ42cが接続され、これらによってローパスフィルタ46が形成される。ローパスフィルタ46は二次電圧に含まれるリップル分（ACリップル分と、スイッチングリップル分）がスイッチング素子41を介して負荷24側に伝達されないようにするために設けられている。スイッチング周波数は数10KHzから数100KHzであるため、ローパスフィルタ46のカットオフ周波数を1KHz程度に設定しておくことによって（図2の定数参照）、上述したリップル分をフィルタリングすることができる。

【0019】可変インピーダンス素子41としてこの発明では低電圧、低抵抗であって大電流を取り扱うことができる素子が使用され、本例ではパワーFET（例えば、MTD20N03HDL）が用いられる。パワーFETを使用する場合、そのドレンが負荷24側となるように接続され、オペアンプ44の出力がゲートに加わる。

【0020】このパワーFET41は周知のようにそのオン抵抗の最小値は数10mΩ（30mΩ程度）である。したがって図2に示すように負荷24の駆動電圧として5Vに近い値（例えば4.9V）で、負荷電流が2Aの負荷24に対して定電圧化する場合を例示すると、低抵抗素子であるため、そのドレン・ソース間の電圧ドロップ分が僅少となる。そのため二次電圧としては5V程度の直流電圧が得られるように電源トランス12の巻き線比や端子14への直流電圧が選定される。

【0021】仮に5Vの二次電圧が得られているときで、最小オン抵抗値が30mΩであり、さらに二次電圧のリップル分が100mVP-Pであったときには、パワーFET41の電圧ドロップ分は、負荷電流が2Aとすると60mVという僅かな値となる。そのため負荷24に印加される駆動電圧Vは、

$$V = 5.0V - 60mV - (100/2)mV = 4.89V$$

となる。つまり、極く僅かな電圧ドロップが発生するだけであるので、シリーズレギュレータ30を使用しても、駆動電圧（4.89V）よりも僅かに高い電圧

（5.0V）を二次電圧として設定するだけでよい。因みに、このような電圧関係のときには基準電圧設定用抵抗器42a, 42bの抵抗値R<sub>a</sub>, R<sub>b</sub>としては図2のようを選ぶことができる。

【0022】駆動電圧よりも僅かに高い電圧を出力電圧に設定できるということは、換言すれば巻き線数の少ない電源トランス12が使用できること。端子14に印加される直流化された電圧として負荷電圧よりも僅かに高い電圧を利用できること、したがって汎用されている小規模な電源回路（電源トランス12から整流・平滑回路20までを含む回路）を利用できること、などのメリッ

トを有する。

【0023】汎用の電源回路の出力電圧は一般に5V, 8V, 10V, 12Vなどがあるのでそのうち最も低電圧の電源回路でも利用できる。5Vの電源回路を使用するときは負荷24の駆動電圧としては3Vに設定するのが一般的である。

【0024】低抵抗素子を使用する関係で、パワーFET41の電力損失も大幅に改善される。例えば上述したように負荷電流が2Aで電圧降下が60mVであるときには、120mWしか電力損失が発生しない。電力損失が少なくなるとその分発熱も少なくなるから、放熱手段も簡単なものでよいことになる。

【0025】パワーFET41では大きな電流を取り扱うことができるため、単一の電源回路のみで必要な電流を負荷24に供給できる。従来のように低電力損失のシリーズレギュレータを使用したりすると、目的の電流を得るには複数の電源回路を複数並列接続しなければならない。この点、この発明では単一の電源回路で済むので回路規模の縮小を図れる。

【0026】図1ではオペアンプ44の十端子に与えられる基準電圧は、パワーFET41の入力段に得られる二次電圧を利用して生成したが、図3に示すように他方の抵抗器42bに代えてツェナーダイオードのような定電圧素子50を使用して定電圧化された基準電圧発生手段42を構成してもよい。定電圧素子の代わりに基準電圧発生回路などを使用することもできる。

【0027】図1および図3において、シリーズレギュレータ30の前段にコイルとコンデンサを使用したπ型構成のリップルフィルタなどを挿入することもできる。

【0028】

【発明の効果】以上説明したようにこの発明では、電源トランジストの二次側と負荷との間に接続されるシリーズレギュレータに用いられる可変インピーダンス素子とし \*

\* て、定電圧、低抵抗であって大電流を取り扱うことにできるスイッチング素子を使用するようにしたものである。

【0029】このようなスイッチング素子を使用すると、このスイッチング素子の両端で発生する電圧降下分が少なくなる結果、負荷電流が大きい場合でもスイッチング素子自体での電力損失が従来よりも大幅に軽減される。

【0030】そのため、負荷に加える駆動電圧よりも僅かに高い二次電圧が得られるよう構成すればよいので、使用する電源トランジストが小型、軽量のものを使用できる他、スイッチング素子に対する放熱手段が簡単となったり、直流化した電源電圧としてあまり高い電圧が必要なくなる。スイッチング素子としては大きな電流も取り扱うことができるから、負荷電流が大きい場合でも単一の電源回路で構成できるなどの特徴を有する。

【0031】したがってこの発明は比較的大きな電流を取り扱う必要のある光磁気記録再生装置などの電源回路に適用して極めて好適である。

#### 【図面の簡単な説明】

【図1】この発明に係るスイッチング電源回路の一実施態様を示す要部の系統図である。

【図2】その動作説明に供する部分図である。

【図3】この発明に係るスイッチング電源回路の他の実施態様を示す要部の系統図である。

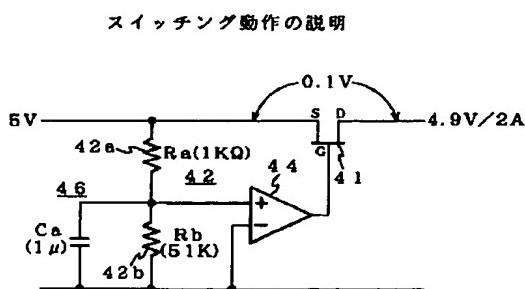
【図4】従来のスイッチング電源回路の系統図である。

【図5】スイッチング動作を説明する部分図である。

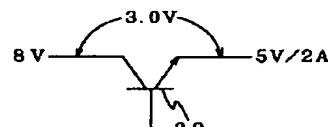
#### 【符号の説明】

10・・・スイッチング電源回路、20・・・整流・平滑回路、24・・・負荷、30・・・シリーズレギュレータ、41・・・スイッチング素子、42・・・基準電圧発生手段、44・・・オペアンプ

【図2】

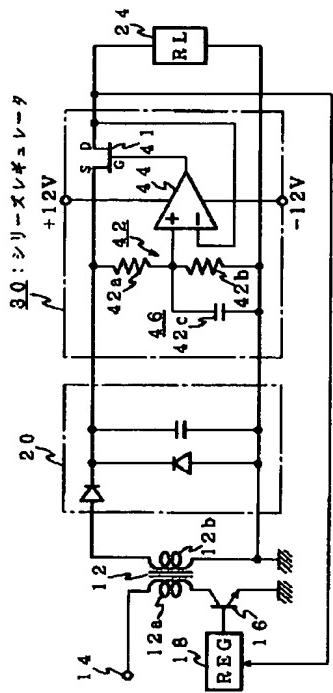


【図5】



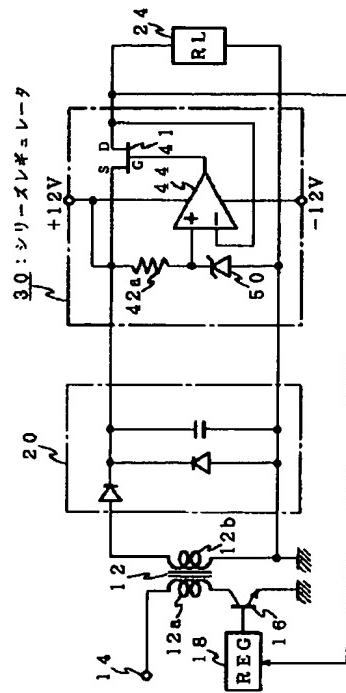
【図1】

スイッチング電源回路10



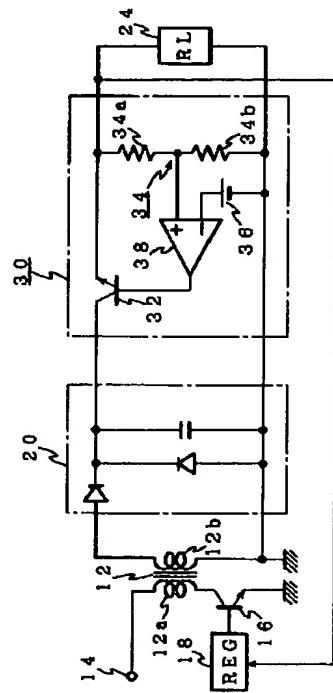
【図3】

スイッチング電源回路10



【図4】

スイッチング電源回路10



Japanese Patent Laid-open Publication No. HEI 9-233810 A

Publication date : September 5, 1997

Applicant : Sony Corporation

Title : SWITCHING POWER SUPPLY CIRCUIT

5

(57) [ABSTRACT]

[PROBLEM TO BE SOLVED] To obtain a large current switching power supply circuit of which power loss is small.

[SOLUTION] A switching regulator 18 is provided on the primary side of a power supply transformer 12 and a rectifying/smoothing circuit 20 is provided on the secondary side of the power supply transformer 18. The rectified and smoothed output current is supplied to a load 24 which needs a large load current through a series regulator 30. A power FET which has a low resistance and can operate with a low voltage and a large current is used as a switching device 41 which is the variable impedance device of the series regulator 30. As the switching device 41 is a low resistance device even if a large current is applied, a voltage drop is small and a power loss can be substantially reduced, so that a low loss power supply circuit can be realized.

[0003]

Fig. 4 shows a conventional example of such a switching power unit 10, which has a power source transformer 12, and direct power (commutated power) is supplied from the terminal

14 to the primary coil 12a of the transformer, this direct power is switched by the switching transistor 16 connected to the primary coil 12a, and then high voltage switching pulse is generated on the secondary coil 12b.

5 [0004]

This switching pulse (voltage) is full-wave rectified by rectifying smoothing circuit 20 and then smoothed. The smoothed and commutated output voltage (drive voltage) is supplied to the load 24. This drive voltage is further returned 10 to the switching regulator 18, then the continuity angle of the switching transistor 16 is controlled so that power voltage is stable (stabilization).

[0005]

A series regulator 30 is provided between the rectifying 15 smoothing circuit 20 and load 24. This series regulator 30 is provided to attenuate the AC ripple component, direct voltage supplied to the terminal 14 and remaining in this direct component when commutated, and the switching ripple component generated by switching operation, to prevent the terminal 20 voltage of the load 24 from fluctuating.

[0006]

The series regulator 30, as known, has a transistor 32 as variable impedance element connected to the load 24 in series, the output voltage on the emitter side (load side) is detected 25 by the voltage detecting means 34 comprising a pair of resistor

34a, 34b, the detected voltage is supplied to the differential amplifier 38 along with the reference voltage 36. The differential voltage is returned as control voltage for the transistor 32. The transistor 32 is controlled so that  
5 fluctuation of the voltage applied to the load 24 is minimized.

[0014]

Fig. 1 shows an embodiment of the switching circuit 10 according to the invention, of which switching processing  
10 system follows the fundamental constitution as it is shown in the Fig. 4. For that reason, the circuit has the power transformer 12, and the power voltage which is direct current but not already stabilized, is applied to the terminal 14 of the primary side of the transformer, then the switching  
15 transistor 16 connected to the other terminal of the primary coil 12a is switching-controlled by the switching pulses of some 10KHz through some 100KHz.

[0015]

The pulse voltage is obtained on the secondary coil 12b  
20 by the switching control. This pulse voltage is full-wave rectified by rectifying and smoothing circuit 20 consisting of a pair of diodes and a capacitor, and then the full-wave rectified secondary voltage is further smoothing processed.

[0016]

25 The secondary voltage obtained in the rectifying and

smoothing circuit 20 is applied to the load 24 as its drive voltage, and then the drive voltage which is voltage across the load 24 is negatively feedbacked to the switching regulator 18, which stabilizes the secondary voltage.

5 [0017]

According to the invention, the series regulator 30 is connected in series with the load 24. In the series regulator 30, the switching element 41 is connected to the load 24 in series, and the voltage of the output stage (load 24 side) 10 is applied to the load 24. The secondary voltage applied to the input stage of the switching element 41 is divided by the reference voltage means 42 comprising a pair of resistance 42a, 42b connected in series, and the divided voltage is applied to the + terminal (non-inversion terminal) of operational 15 amplifier 44 with high gain as a reference voltage. The output voltage of the switching element 41 is supplied to the - terminal (inversion terminal). In other words, the output voltage is voltage into which the voltage applied to the series circuit with switching element 41 and load 24 is divided. For power 20 voltage of the operational amplifier 44, higher voltage than the secondary voltage is used.

[0018]

The capacitor 42a for generating reference voltage is connected to the resistance 42c, by which low-pass filter 46 25 is formed. The low-pass filter 46 is provided to prevent ripple

amount (AC ripple amount and switching ripple amount) contained  
in the secondary voltage from being transferred to the load  
24 via the switching element 41. Because the switching  
frequency is some 10KHz to some 100KHz, the above-mentioned  
5 ripple amount can be filtered by setting the cut-off frequency  
of the low-pass filter 46 to approximately 1KHz (refer to the  
constants in the Fig. 2).

[0019]

In this invention, element which can handle large current  
10 with low voltage and low resistance is used as variable impedance  
element 41, and power FET (for example, MTD20N03HDL) is used  
in this example. When using power FET, it is connected so that  
its drain is on the load 24 side, thus, the output of the  
operational amplifier 44 is applied on the gate.

15 [0020]

In this power FET 41, as known, the minimum value of  
the ON-resistance is some  $10m\Omega$  (for example, approximately  
 $30m\Omega$ ). Therefore, as shown in the Fig. 2, when exemplifying  
the case that nearly 5V (for example, 4.9V) as drive voltage  
20 of the load 24 becomes constant voltage for the load 24 with  
2A, the voltage drop between source and drain is slightly small  
because it is a low resistance element. For that reason,  
winding ratio of the power transformer 12 and direct current  
voltage to the terminal 14 are selected so that direct current  
25 voltage of approximately 5V as secondary voltage is obtained.

[0021]

When the minimum ON-resistance is  $30\text{m}\Omega$  and ripple amount of the secondary voltage is  $100\text{mVp-p}$  provided that the secondary voltage of 5V is obtained, the voltage drop of the power FET 5 41 is small amount of 60mV if the load current is 2A. For that reason, the drive voltage V applied to the load 24 is:

$$V=5.0\text{V}-60\text{mV}-(100/2)\text{mV}=4.89\text{V}$$

In other words, as only very small voltage drop occur, it is sufficient only to set slightly higher voltage (5.0V) than 10 the drive voltage (4.89V) as secondary voltage even if the series regulator 30 is used. For information, when in this voltage relation, resistance value  $R_a$ ,  $R_b$  of the resistor 42a, 42b for setting reference voltage can be selected as shown in the Fig. 2.

15 [0022]

The fact that slightly higher voltage than drive voltage can be set as output voltage is, putting in another way, that there are some advantages that the power transformer 12 that is small number of windings can be used, slightly higher voltage 20 than load voltage can be used as commutated voltage applied to the terminal 14, therefore commercialized small scale power circuit (circuit including the power transformer 12 to rectifying and the smoothing circuit 20) can be used.

[0023]

25 Generally, the output voltage of multi-purpose power

circuit are 5V, 8V, 10V and 12V and so on, and even the lowest voltage power circuit among them can be used. When using power circuit of 5V, it is general to set 3V as a drive voltage of load 24.

5 [0024]

In conjunction with low resistance element, power loss of the power FET 41 is greatly improved. For example, as described above, when the voltage drop is 60mV with load current of 2A, power loss is only 120mW. Because heating decreases 10 to the extent as power loss decreases, heat discharging means is sufficiently simple.

[0025]

Because the power FET 41 can handle large current, only single power circuit can supply required current to the load 15 24. When using series regulator with low power loss, a number of power circuits must be connected to obtain intended current. In this point, only single power circuit is required, therefore, this allows the scale of circuit to be compacted.

[0026]

20 In the Fig. 1, the reference voltage given to the + terminal of the operational amplifier 44 is generated by using the secondary voltage obtained on the input stage of the power FET 41, however, reference voltage generating means 42 made to constant voltage can be constituted by using constant voltage 25 element 50 such as Zener diode instead of the other resistance

42b as shown in the Fig. 3. Reference voltage generating circuit instead of constant voltage element can be used.

[0027]

In Fig. 1 and 3, it is possible to insert  $\pi$  type  
5 constituted ripple filter using coil and capacitor in front stage of the series regulator 30.

[Brief description of drawings]

[Fig. 1] Fig. 1 is a systematic view of primary part showing  
10 one embodiment of the switching power circuit according to the invention.

[Fig. 3] Fig. 3 is a systematic view of primary part showing another embodiment of the switching power circuit according  
15 to the invention.

[Fig. 4] Fig. 4 is a systematic view of conventional switching power circuit.

[Description of codes]

20 10..... Switching power circuit  
20..... Rectifying and smoothing circuit  
24..... Load  
30..... Series regulator  
41..... Switching element  
25 42..... Reference voltage generating means

44..... Operational amplifier